**Цель**: изучение и сравнение различных алгоритмов извлечения квадратного корня из числа для выявления оптимального варианта с дальнейшей реализацией аппаратного расширителя набора команд к проекту процессора SCR1 в случае числа типа INT (корявая формулировка ☹ надеюсь, что донес мысль о том, что я исследую несколько алгоритмов, а выбираю тот, который больше подходит для типа INT)

**Объем работ**:

1. Поиск алгоритмов вычисления квадратного корня из числа.
2. Анализ алгоритмов с целью выявить оптимальные варианты для реализации аппаратного модуля вычисления квадратного корня из числа типа INT.
3. Разработка нескольких аппаратных модулей на языке описания аппаратуры Verilog и языке программирования Си в среде HLS(можно сравнить реализации, которые получились HLS -> Verilog и собственные реализации, либо можно использовать несколько разных алгоритмов либо все вместе).
4. Анализ реализованных вариантов для выявления оптимального по быстродействию.
5. Внесение изменений в проект процессора SCR1 для добавления выбранного ранее модуля.
6. Тестирование работоспособности добавленной команды.
7. Составление отчета о проделанной работе (нужно ли разработать какие-либо структурные схемы?).

Для реализации аппаратного расширителя набора команд использовать язык описания аппаратуры Verilog посредством среды разработки Vivado и язык программирования Си посредством среды разработки Vivado HLS. Тестирование работоспособности модулей и анализ по быстродействию будут проведены также в среде разработки Vivado.